

STROM centrum - skupina DSP

JTAG pro DSP/CCS

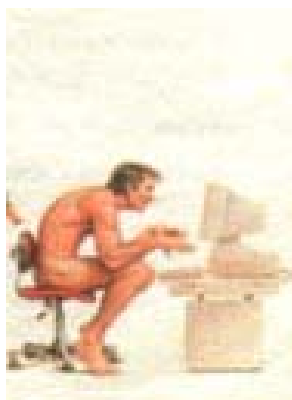
Kirill Sakhnov

Ing. Radek Klof

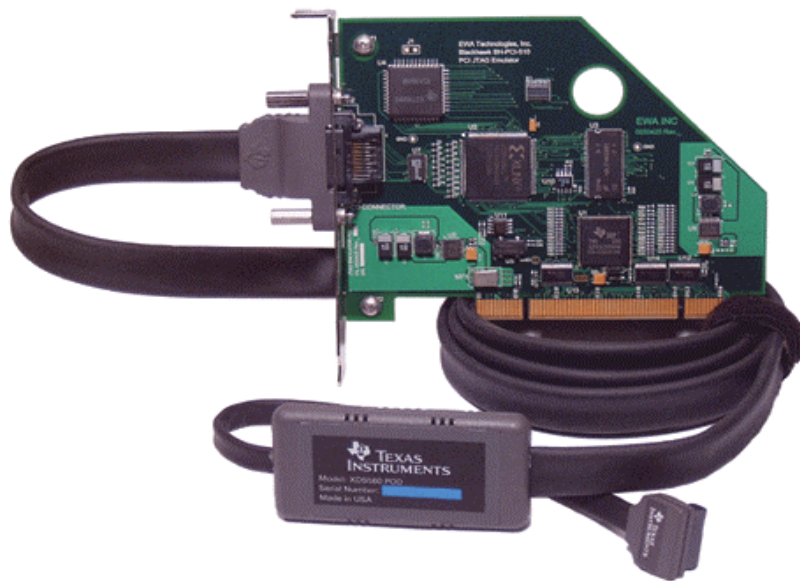
Duben 2006

Cíl projektu

- Blokové schéma vývojového řetězce pro DSP firmy Texas Instruments



Vývojové prostředí
Code Composer Studio
(CCS)



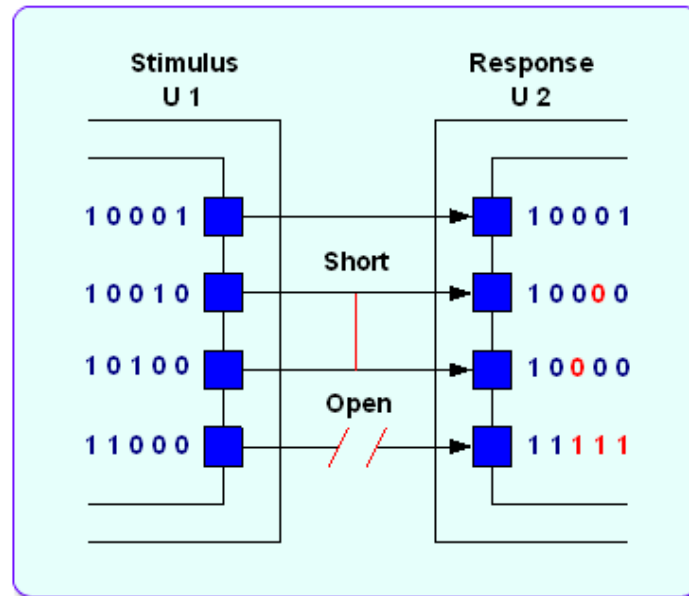
Hardware pro komunikaci s cílovou aplikací
Využívá Test Bus Controller
(TBC)



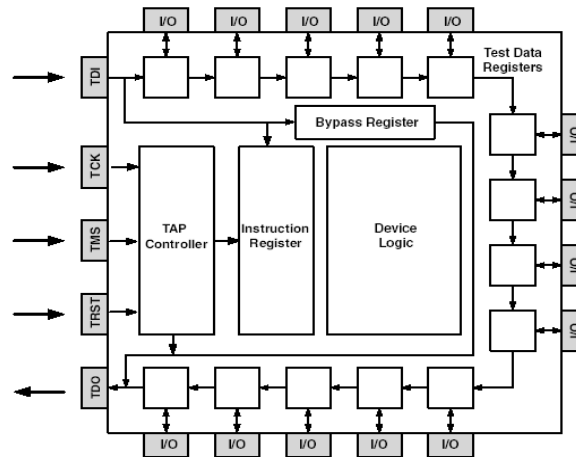
Cílová aplikace s
Digitálním Signálovým Procesorem
(DSP)

Úvod

- **JTAG (Joint Test Action Group)**
 - K čemu slouží JTAG ?
 - 1) Testování IEEE 1149.1



- Jak funguje JTAG ?
 - Podpora ze strany součástky

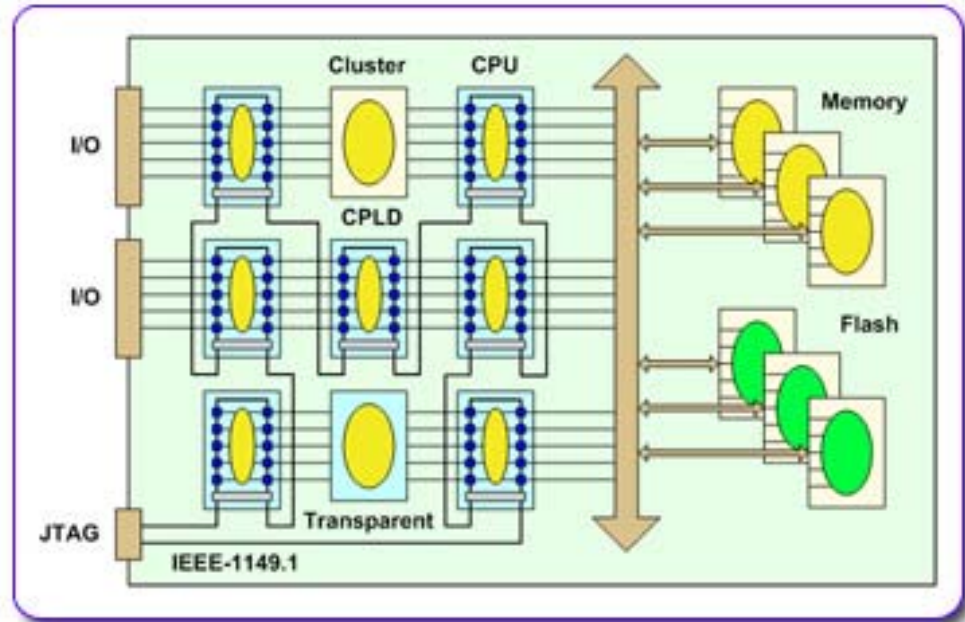


0 • ProASIC JTAG Boundary Scan Test Logic Circuit

- Test Bus



Test Bus
Controller



- **Joint Test Action Group**
 - **K čemu jinému slouží JTAG ?**
 - **2) Emulace a RTDX**



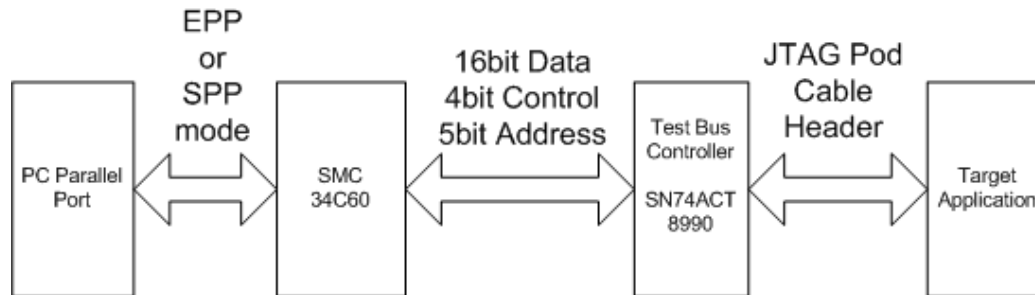
JTAG Emulátor



Současný stav projektu.

- Nultý prototyp ve fázi fyzické realizace

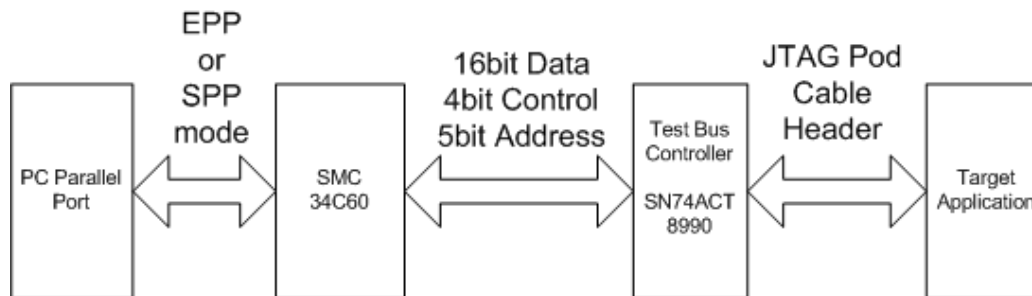
Blokové schéma



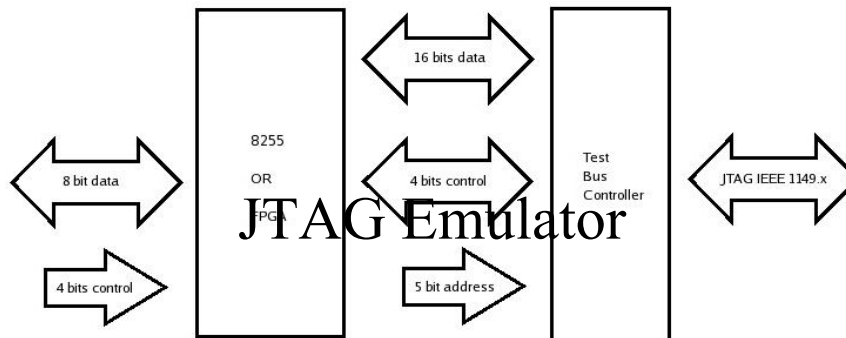
- Ovladače od TI
- Emulation Porting Kit od TI (EPK)

Další krok

- **Řešení komunikace mezi PC a TBC:**
 - pro začátek komunikace přes paralelní port v režimu EPP
 - náhrada obtížně dostupných součástek (SMC34C60)
 - přizpůsobení ovladačů pro PC (EPK)
 - 90% pevně dáno, 10% úprava pomocí připravených šablon

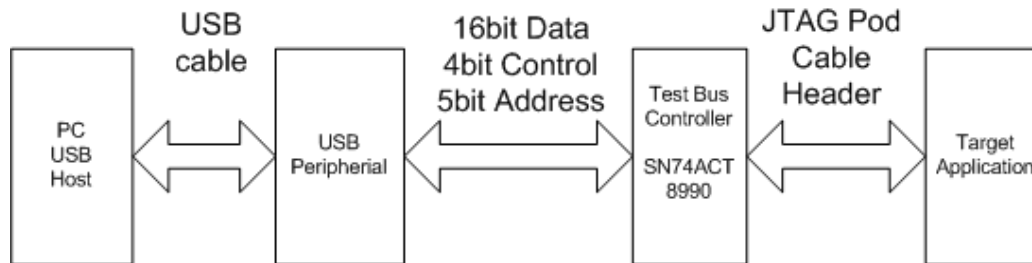


Blokové schema.



Další krok

- **Komunikace mezi PC a TBC:**
 - **Náhrada EPP sběrnicí USB.**



Děkuji za pozornost.